



1. Identificación

1.1. De la Asignatura

Curso Académico	2021/2022
Titulación	GRADO EN INGENIERÍA INFORMÁTICA y PROG CONJUNTA DE ESTUDIOS OFICIALES GRADO MATEMÁTICAS Y GRADO ING. INFORMÁTICA
Nombre de la Asignatura	ARQUITECTURA Y ORGANIZACIÓN DE COMPUTADORES
Código	1909
Curso	TERCERO y CUARTO(IC)
Carácter	OBLIGATORIA
N.º Grupos	4
Créditos ECTS	6
Estimación del volumen de trabajo del alumno	150
Organización Temporal/Temporalidad	1 Cuatrimestre y 1 Cuatrimestre(IC)
Idiomas en que se imparte	ESPAÑOL
Tipo de Enseñanza	Presencial

1.2. Del profesorado: Equipo Docente

Coordinación de la asignatura JOSE MANUEL GARCIA CARRASCO	Área/Departamento	ARQUITECTURA Y TECNOLOGÍA DE COMPUTADORES/ INGENIERÍA Y TECNOLOGÍA DE COMPUTADORES
	Categoría	CATEDRATICOS DE UNIVERSIDAD
	Correo Electrónico / Página web / Tutoría electrónica	jmgarcia@um.es webs.um.es/jmgarcia Tutoría Electrónica: SÍ



Grupo de	Teléfono, Horario y	Duración	Día	Horario	Lugar	Observaciones
Docencia: 1 y 9 Coordinación de los grupos:1 y 9(IC)	Lugar de atención al alumnado	Anual	Jueves	10:00- 13:00	868884819, Facultad de Informática B1.3.043	Las tutorías se realizarán a través de la herramienta Videoconferencia del Aula Virtual.
JUAN LUIS ARAGON ALCARAZ	Área/Departamento	ARQUITECTURA Y TECNOLOGÍA DE COMPUTADORES/ INGENIERÍA Y TECNOLOGÍA DE COMPUTADORES				
Grupo de	Categoría	PROFESORES TITULARES DE UNIVERSIDAD				
Docencia: 3 Coordinación de los grupos:3	Correo Electrónico / Página web / Tutoría electrónica	jlaragon@um.es https://webs.um.es/jlaragon/ Tutoría Electrónica: Sí				
	Teléfono, Horario y	Duración	Día	Horario	Lugar	Observaciones
	Lugar de atención al alumnado	Anual	Viernes	10:00- 13:00	868888788, Facultad de Informática B1.3.051	Cita previa por el aula virtual
GREGORIO BERNABE GARCIA	Área/Departamento	ARQUITECTURA Y TECNOLOGÍA DE COMPUTADORES/ INGENIERÍA Y TECNOLOGÍA DE COMPUTADORES				
Grupo de	Categoría	PROFESORES TITULARES DE UNIVERSIDAD				
Docencia: 2	Correo Electrónico / Página web / Tutoría electrónica	gbernabe@um.es http://ditec.um.es/personal/14 Tutoría Electrónica: Sí				
	Teléfono, Horario y	Duración	Día	Horario	Lugar	Observaciones
	Lugar de atención al alumnado	Anual	Martes	10:00- 13:00	868887570, Facultad de Informática B1.3.052	Cita previa por el aula virtual



RICARDO FERNANDEZ PASCUAL Grupo de Docencia: 2	Área/Departamento	ARQUITECTURA Y TECNOLOGÍA DE COMPUTADORES/ INGENIERÍA Y TECNOLOGÍA DE COMPUTADORES
	Categoría	PROFESORES TITULARES DE UNIVERSIDAD
	Correo Electrónico / Página web / Tutoría electrónica	ricardof@um.es http://ditec.um.es/~rfernandez/ Tutoría Electrónica: Sí



Coordinación de los grupos:2	Teléfono, Horario y Lugar de atención al alumnado	Duración	Día	Horario	Lugar	Observaciones
		Primer Cuatrimestre	Martes	11:00- 13:00	868888566, Facultad de Informática B1.3.046	Se debe solicitar cita previa mediante mensaje privado a través del aula virtual. Las tutorías se atenderán mediante videoconferencia.
		Primer Cuatrimestre	Jueves	17:30- 18:30	868888566, Facultad de Informática B1.3.046	Cita previa por Aula Virtual o correo electrónico
		Segundo Cuatrimestre	Martes	11:00- 13:30	868888566, Facultad de Informática B1.3.046	Se debe solicitar cita previa mediante mensaje privado a través del aula virtual. Las tutorías se atenderán mediante videoconferencia.
		Segundo Cuatrimestre	Jueves	16:30- 18:00	868888566, Facultad de Informática B1.3.046	Se debe solicitar cita previa mediante mensaje privado a



EPIFANIO GAONA RAMIREZ Grupo de Docencia: 3	Área/Departamento	ARQUITECTURA Y TECNOLOGÍA DE COMPUTADORES/ INGENIERÍA Y TECNOLOGÍA DE COMPUTADORES				
	Categoría	ASOCIADO A TIEMPO PARCIAL				
	Correo Electrónico / Página web / Tutoría electrónica	egaona@um.es https://www.um.es/web/ditec/contenido/pdi Tutoría Electrónica: Sí				
	Teléfono, Horario y Lugar de atención al alumnado	Duración	Día	Horario	Lugar	Observaciones
		Primer Cuatrimestre	Viernes	16:00- 19:00		Cita previa por email
	Segundo Cuatrimestre	Viernes	16:00- 19:00		Cita previa por email	
PABLO ANTONIO MARTINEZ SANCHEZ Grupo: 1 y 9	Categoría	INVESTIGADOR LICENCIADO				
	Correo Electrónico / Página web / Tutoría electrónica	pabloantonio.martinezs@um.es Tutoría Electrónica: Sí				
	Teléfono, Horario y Lugar de atención al alumnado	Duración	Día	Horario	Lugar	Observaciones
		Primer Cuatrimestre	Miércoles	12:00- 13:30		Cita previa por el aula virtual
		Primer Cuatrimestre	Miércoles	16:00- 18:00		Cita previa por el aula virtual

2. Presentación

La asignatura tiene como objetivo general el mostrar a los alumnos los diferentes modelos de arquitectura existentes y que hacen uso del paralelismo a distintos niveles para aumentar el rendimiento, haciendo especial énfasis en la arquitectura multicore (multinúcleo) o multiprocesador en un único chip (single-chip multiprocessor) que es la habitual en la mayoría de microprocesadores.

Se trata de conseguir que el alumno comprenda los principales aspectos de diseño de este tipo de arquitecturas, tanto desde un punto de vista cualitativo como cuantitativo, para así poder analizar y evaluar las diferentes alternativas de diseño en los sistemas actuales.



De esta forma, la asignatura aborda el estudio de los aspectos relacionados con la arquitectura de cada uno de los núcleos de ejecución, los cuales explotan el paralelismo a nivel de instrucción (ILP) para mejorar su rendimiento, así como los problemas que se plantean para poder usar de manera eficiente varios de estos núcleos, más concretamente la organización de la jerarquía de memoria y la sincronización y comunicación entre los mismos.

Todo el desarrollo realizado se complementa con el estudio de ejemplos de sistemas actuales. Parte de este estudio se realiza en la parte de prácticas de la asignatura, que permite afianzar los conocimientos teóricos, y aplicar estos conocimientos para mejorar el rendimiento de patrones de aplicaciones útiles en la vida real.

3. Condiciones de acceso a la asignatura

3.1 Incompatibilidades

No consta

3.2 Recomendaciones

Esta asignatura es continuación de las asignaturas "Estructura y Tecnología de Computadores" de primer curso, y "Ampliación de Estructura de Computadores" de segundo curso. Es por ello por lo que se recomienda haber superado estas dos asignaturas.

4. Competencias

4.1 Competencias Básicas

No disponible

4.2 Competencias de la titulación

- CGUM1. Ser capaz de expresarse correctamente en español en su ámbito disciplinar.
- CEII1. Capacidad para concebir, redactar, organizar, planificar, desarrollar y firmar proyectos en el ámbito de la ingeniería en informática que tengan por objeto la concepción, el desarrollo o la explotación de sistemas, servicios y aplicaciones informáticas.
- CEII4. Capacidad para definir, evaluar y seleccionar plataformas hardware y software para el desarrollo y la ejecución de sistemas, servicios y aplicaciones informáticas.
- CEII6. Capacidad para concebir y desarrollar sistemas o arquitecturas informáticas centralizadas o distribuidas integrando hardware, software y redes.



- CEI18. Conocimiento de las materias básicas y tecnologías, que capaciten para el aprendizaje y desarrollo de nuevos métodos y tecnologías, así como las que les doten de una gran versatilidad para adaptarse a nuevas situaciones.
- CEI19. Capacidad para resolver problemas con iniciativa, toma de decisiones, autonomía y creatividad. Capacidad para saber comunicar y transmitir los conocimientos, habilidades y destrezas de la profesión de Ingeniero Técnico en Informática.
- CEI10. Conocimientos para la realización de mediciones, cálculos, valoraciones, tasaciones, peritaciones, estudios, informes, planificación de tareas y otros trabajos análogos de informática.
- CR1. Capacidad para diseñar, desarrollar, seleccionar y evaluar aplicaciones y sistemas informáticos, asegurando su fiabilidad, seguridad y calidad, conforme a principios éticos y a la legislación y normativa vigente.
- CR2. Capacidad para planificar, concebir, desplegar y dirigir proyectos, servicios y sistemas informáticos en todos los ámbitos, liderando su puesta en marcha y su mejora continua y valorando su impacto económico y social.
- CR4. Capacidad para elaborar el pliego de condiciones técnicas de una instalación informática que cumpla los estándares y normativas vigentes.
- CR5. Conocimiento, administración y mantenimiento sistemas, servicios y aplicaciones informáticas.
- CR6. Conocimiento y aplicación de los procedimientos algorítmicos básicos de las tecnologías informáticas para diseñar soluciones a problemas, analizando la idoneidad y complejidad de los algoritmos propuestos.
- CR9. Capacidad de conocer, comprender y evaluar la estructura y arquitectura de los computadores, así como los componentes básicos que los conforman.
- CR14. Conocimiento y aplicación de los principios fundamentales y técnicas básicas de la programación paralela, concurrente, distribuida y de tiempo real.

4.3 Competencias transversales y de materia

- Competencia 1. CT1. Adquirir una visión general de la arquitectura de una máquina paralela, prestando especial atención a las arquitecturas multinúcleo actuales.
- Competencia 2. CT2. Conocer distintas alternativas actuales y futuras en el diseño de las máquinas paralelas, siendo capaz de discutir sus ventajas/inconvenientes.
- Competencia 3. CT3. Ser capaz de identificar aquellas partes de un sistema que son susceptibles de mejora e investigar diversas alternativas.
- Competencia 4. CT4. Saber cómo evaluar las prestaciones de una arquitectura paralela en función de la carga de trabajo prevista para la misma.
- Competencia 5. CT5. Entender la relación entre el modelo de programación de una máquina paralela y la arquitectura de la misma.
- Competencia 6. CT6. Estudiar el funcionamiento y principales parámetros de diseño de los procesadores superescalares.
- Competencia 7. CT7. Conocer algunos parámetros básicos de diseño de procesadores VLIW.
- Competencia 8. CT8. Conocer y comprender el problema de la coherencia de las caches y algunas soluciones sencillas al mismo.
- Competencia 9. CT9. Entender diversas implementaciones básicas de los mecanismos de sincronización necesarios en estas arquitecturas.
- Competencia 10. CT10. Conocer algunos de los parámetros básicos de diseño de la red de interconexión de una arquitectura paralela.

5. Contenidos

TEMA 1. Arquitectura de un multiprocesador-en-un-chip



- Aspectos tecnológicos: Leyes de Moore y de Dennard
- Clasificación de Flynn. Principales figuras de mérito
- Aspectos paralelos: Leyes de Amdahl y Gustafson
- De sistemas empotrados a supercomputadores

TEMA 2. Explotando el paralelismo dentro de cada núcleo

- Procesadores de emisión múltiple: núcleos superescalares
- ILP, planificación dinámica y especulación
- Otros diseños: multihilo simultáneo (SMT)
- La vectorización e instrucciones SIMD
- Ejemplos de arquitecturas modernas

TEMA 3. Explotando el paralelismo entre los núcleos

- La Coherencia de caches
- Protocolos de fisgoneo y de directorio
- Sincronización entre hilos
- Modelos de consistencia de memoria
- Redes de interconexión on-chip

TEMA 4. Arquitecturas de propósito específico

- Tarjetas gráficas para cómputo (GPGPU)
- FPGAs

PRÁCTICAS

Práctica 1. Optimización de una aplicación secuencial en un CMP: Relacionada con los contenidos Tema 1 y Tema 2

El objetivo de esta primera práctica es aprender de manera práctica a obtener el mejor rendimiento del software en las arquitecturas CMP actuales. Se trata de poner de manifiesto las relaciones básicas existentes entre los lenguajes de alto nivel, los compiladores empleados, el repertorio de instrucciones máquina (ensamblador) de un procesador (ISA) y la arquitectura específica de dicho procesador, de cara a la optimización de la ejecución de aplicaciones secuenciales.

Práctica 2. Procesadores CMP: usando la vectorización y la paralelización : Relacionada con los contenidos Tema 2, Tema 3 y Tema 4



Esta práctica tiene como principal objetivo familiarizar al alumno con las dos características más importantes de las arquitecturas multinúcleo (CMP): su capacidad de ejecutar código usando las unidades vectoriales que posee (fine-grained data parallelism), y su capacidad de usar todos los núcleos que tiene dicho procesador (coarse-grained data parallelism o thread parallelism) usando el lenguaje OpenMP. Estas dos características están presentes actualmente en todos los procesadores comerciales, desde procesadores empujados, pasando por procesadores móviles, y llegando a los procesadores para ordenadores de sobremesa o de grandes servidores.

Práctica 3. Optimización del rendimiento de un procesador CMP: Relacionada con los contenidos Tema 3 y Tema 4

Esta práctica trata de afianzar los conceptos de vectorización y paralelización vistos en la práctica anterior, mostrando algunas técnicas de optimización del rendimiento de un procesador CMP para mejorar la eficiencia de las aplicaciones paralelas.

6. Metodología Docente

Actividad Formativa	Metodología	Horas Presenciales	Trabajo Autónomo	Volumen de trabajo
Presentación en el aula de los conceptos propios de la materia.	Aprendizaje de los conceptos propios de la materia haciendo uso de metodología de clase magistral, basada en el planteamiento de problemas, debate y cuestiones que se derivarán de los contenidos expuestos y del trabajo autónomo realizado previamente por los alumnos.	32	48	80
Seminarios y problemas	Resolución de problemas en pizarra con participación de los alumnos. Discusión de diversos casos de estudio.	7	10.5	17.5
Prácticas de laboratorio	Los alumnos resolverán de forma individual las prácticas propuestas bajo la guía del profesor.	15	22.5	37.5
Evaluación y examen	Realización de un examen teórico-práctico y, en caso de ser necesario, una entrevista de prácticas con el profesor.	3	4.5	7.5



Actividad Formativa	Metodología	Horas Presenciales	Trabajo Autónomo	Volumen de trabajo
Tutorías	Resolución de dudas, tanto en tutorías virtuales como en el despacho del profesor (si lo permite la situación sanitaria).	3	4.5	7.5
	Total	60	90	150

Docencia en presencialidad adaptada

El Plan de Contingencia 4.0, aprobado por la Junta de Facultad el 11 de junio de 2021, tiene como objetivo primordial garantizar una presencialidad segura durante el curso 2021/22 que permita al estudiantado asistir al mayor número posible de clases. Para lograr este objetivo se articulará una rotación racional y equitativa de grupos presenciales. El Decanato será el responsable de realizar esta división de grupos rotatorios a principio de cuatrimestre según lo dispuesto en dicho Plan de Contingencia. La metodología en presencialidad adaptada a 1 m, o en su caso la que indiquen la autoridades sanitarias y académicas, se realizarán de acuerdo con lo dispuesto en dicho plan.

7. Horario de la asignatura

<http://www.um.es/informatica/index.php?pagina=planificacion&subseccion=horarios>



8. Sistema de Evaluación

Métodos / Instrumentos	Examen teórico-práctico. En este instrumento incluimos desde el tradicional examen escrito o tipo test hasta los exámenes basados en resolución de problemas, pasando por los de tipo mixto que incluyen cuestiones cortas o de desarrollo teórico junto con pequeños problemas. También se incluye aquí la consideración de la participación activa del alumno en clase, la entrega de ejercicios o realización de pequeños trabajos escritos y presentaciones.
Criterios de Valoración	<p>El examen final teórico-práctico constará de preguntas y problemas de teoría.</p> <p>Aplicable a las tres convocatorias: Para aprobar la asignatura la nota media total de la asignatura debe de ser igual o mayor que 5. La nota media de la asignatura se calcula como el 70% de la nota de teoría más el 30% de la nota de prácticas. Adicionalmente, para aprobar la asignatura habrá de obtenerse en el examen teórico una calificación mayor o igual a 5 (sobre 10). Una vez superada la parte teórica de la asignatura, la nota se guardará hasta la última convocatoria del curso académico.</p> <p>Además, el alumno podrá conseguir en la nota final de la asignatura 0,5 puntos adicionales con la realización de actividades auxiliares propuestas por el profesor. Esta puntuación extra será aplicable en las tres convocatorias, pero estas tareas se podrán entregar únicamente durante el curso en las fechas que se indiquen.</p> <p>Aplicable a las tres convocatorias: Obtendrá la calificación de "No Presentado" el alumno que no haya realizado el examen teórico de la convocatoria.</p>
Ponderación	70



Métodos / Instrumentos	Informe técnico. En este instrumento incluimos los resultados de actividades prácticas, o de laboratorio, junto con sus memorias descriptivas. Los resúmenes del estado del arte o memorias de investigación sobre temas concretos. Y la posibilidad de realizar entrevistas personales o presentaciones de los trabajos realizados también entran en esta categoría.
Criterios de Valoración	La evaluación de las prácticas se realizará mediante la presentación por cada una de las prácticas de un boletín contestando a los ejercicios solicitados en dicha práctica. En caso de ser necesario, el profesor podrá citar al alumno para realizar una entrevista de prácticas. La nota de las prácticas se obtendrá por la media ponderada de cada una de dichas prácticas. La nota de cada una de las prácticas entregadas se guardarán hasta la última convocatoria del curso académico.
Ponderación	30

Fechas de exámenes

<http://www.um.es/informatica/index.php?pagina=planificacion&subseccion=exámenes>

9. Resultados del Aprendizaje

- Adquirir una visión general de la arquitectura de una máquina paralela, prestando especial atención a las arquitecturas multinúcleo actuales.
- Conocer distintas alternativas actuales y futuras en el diseño de las máquinas paralelas, siendo capaz de discutir sus ventajas/inconvenientes.
- Ser capaz de identificar aquellas partes de un sistema que son susceptibles de mejora e investigar diversas alternativas.
- Saber cómo evaluar las prestaciones de una arquitectura paralela en función de la carga de trabajo prevista para la misma.
- Entender la relación entre el modelo de programación de una máquina paralela y la arquitectura de la misma.
- Estudiar el funcionamiento y principales parámetros de diseño de los procesadores superescalares.
- Conocer y comprender el problema de la coherencia de las caches y algunas soluciones sencillas al mismo.



- Entender diversas implementaciones básicas de los mecanismos de sincronización necesarios en estas arquitecturas.
- Conocer algunos de los parámetros básicos de diseño de la red de interconexión de una arquitectura paralela.
- Ser capaz de identificar las necesidades de alimentación, refrigeración, suelo técnico, conservación y seguridad para la instalación de una máquina paralela de tamaño medio.

10. Bibliografía

Bibliografía Básica



J. Ortega, M. Anguita y A. Prieto. *Arquitectura de Computadores*. Thompson, 2005.



J.L. Hennessy y D.A. Patterson. *Computer Architecture: A Quantitative Approach*. 5a edición, Morgan Kaufmann Publishers, Inc., 2012.



D. Culler. *Parallel Computer Architecture. A Hardware/Software Approach*. Ed. Morgan Kaufmann Publishers, 1998.



D. Sorin, M.D. Hill y D.A. Wood. *A Primer on Memory Consistency and Cache Coherence*. Synthesis Lectures on Computer Architecture, Morgan & Claypool, 2011.



J. Duato, S. Yalamanchili y L. Ni. *Interconnection Networks: An Engineering Approach*. Morgan Kaufmann Publishers, 2002.

11. Observaciones y recomendaciones

Competencias básicas

Tras superar la asignatura, el alumno habrá adquirido, total o parcialmente, las siguientes competencias básicas: CBG1, CBG3, CBG4 y CBG5.

Necesidades educativas especiales

Aquellos estudiantes con discapacidad o necesidades educativas especiales pueden dirigirse al Servicio de Atención a la Diversidad y Voluntariado (ADYV; <http://www.um.es/adyv/>) para recibir la orientación o



asesoramiento oportunos para un mejor aprovechamiento de su proceso formativo. De igual forma podrán solicitar la puesta en marcha de las adaptaciones curriculares individualizadas de contenidos, metodología y evaluación necesarias que garanticen la igualdad de oportunidades en su desarrollo académico. El tratamiento de la información sobre este alumnado, en cumplimiento con la LOPD, es de estricta confidencialidad.